

ROHM AND HAAS ELECTRONIC MATERIALS
羅門哈斯電子材料
INTERCONNECT AND FINISHING TECHNOLOGIES
電子互連與表面處理技術

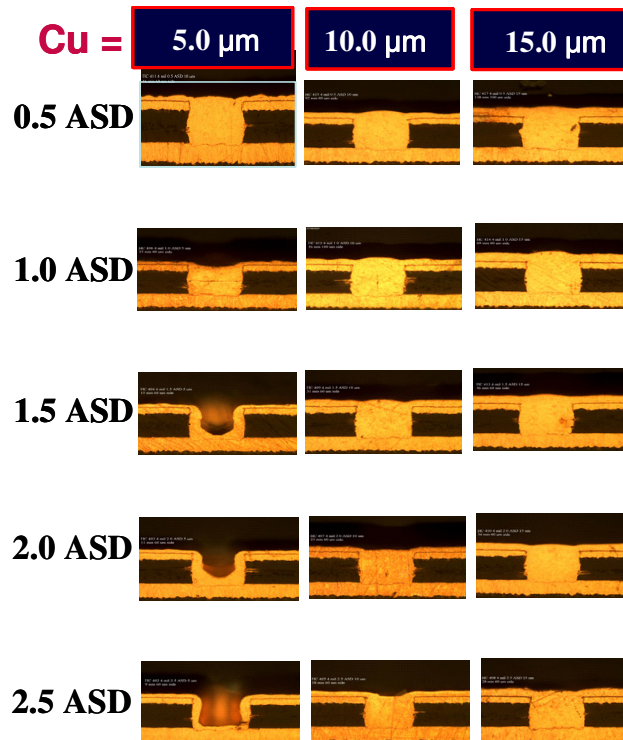
Technical Communications
科技專刊

Optimum Design of Blind Via Technology

盲孔電鍍設計最佳化

February 2009
2009年2月

本文同步發表於 PCB007 網站



盲孔電鍍設計最佳化

探討盲孔電鍍設計品質,生產流程及成本最佳化

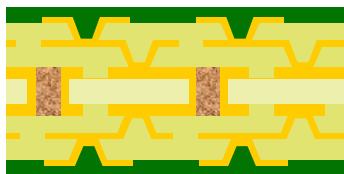
印刷電路高密度互連基板 (HDI)在大量生產中仍面臨一些問題，有些是信賴度嚴重缺失，有些是外觀缺失而造成大量的重工或檢驗成本及客戶報怨。

考慮到技術能力與流程成本，設計佈局工程師及流程設計工程師必須考慮他們的設計選擇對後續工程的實際生產效益的影響，同時又能兼顧成本與品質。

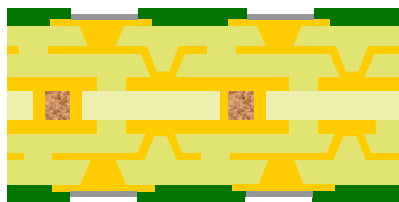
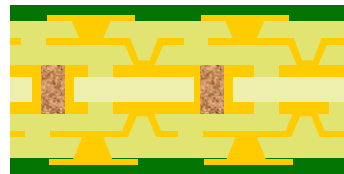
本文章藉由探討整個供應鍊從線路佈局，生產流程設計，原物料技術採用到後續組裝可

能面對的技術需求與挑戰，在現有技術能力及未來技術開發趨勢的基礎上，提供可行性解決方案。

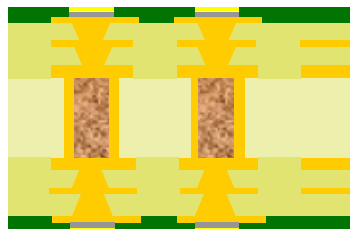
印刷電路高密度互連基板 (HDI)在設計上考慮到內外層線路及元件連結時，盲孔,埋孔及增層設計在線路佈局上有多重的選擇，如單純線路導通盲孔(Blind Via：圖一之 a)，銅墊上盲孔直接互連(Via in Pad：圖一之 b)，元件銅墊或散熱銅墊內嵌盲孔 (Stacked Via: 圖一之 c)



圖一之 a：單純線路導通盲孔



圖一之 b：銅墊上盲孔直接互連



圖一之 c：組件銅墊或散熱銅墊內嵌盲孔

為滿足高密度互連的佈線要求，雷射鑽孔是必須的。相對機械鑽孔的傳統多層板來說，雷射鑽孔的孔徑更小因而在一個單獨的 X-Y

位置上有更多的連接。表 1 比較了在多層高密度互連板幾整合電路基質上機械及雷射鑽孔的孔徑。

	MLB HDI	IC Substrates
雷射鑽孔直徑 (微米)	75 - 175	60 - 70
機械鑽孔直徑 (微米)	250 - 300	100

表 1：在多層高密度互連板幾整合電路基質上機械及雷射鑽孔的孔徑。

內層線路導通盲孔設計

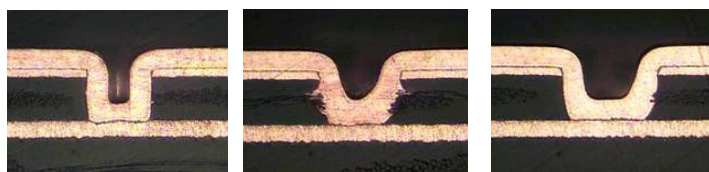
在高密度互連基板 (HDI) 進行壓合覆蓋處理時，所有的盲孔必須要保證完全填滿。如果有盲孔空泡存在，則會導致層間分離或爆板的信賴度失效問題。

當絕緣層高於 70um 的厚度及雷射孔徑小於 70um 或是縱橫比高於 1:1 時，即容易造成壓合空泡，因此設計上應盡量避免縱橫比大於 1:1 的盲孔孔徑。實際生產過程中必須同時考慮絕緣材料的厚度和盲孔的直徑。此外盲孔鍍銅能力對填孔也有很大的影響。

實際上在更輕薄短小及阻抗控制的設計上仍會考慮設計縱橫比大於 1:1 的雷射孔徑。比如受限於雷射孔徑對位元及逃線密度設計，

只能縮小雷射孔徑及 Via Land。如爲了增加阻抗匹配，則需考慮增加絕緣層厚度或是雷射孔深度。

在生產製作上對於高縱橫比盲孔電鍍可考慮兩個方案來解決盲孔空泡的潛在信賴度問題，一是提高電鍍光澤劑的灌孔能力，一般的電鍍光澤劑盲孔電鍍灌孔能力只能達到 100%，好的盲孔電鍍光澤劑灌孔能力可達到 130%，且孔型圓滑適合絕緣材料填孔（圖二），二是以鍍銅填孔製程方式直接避免空泡的殘留，早期盲孔填孔能力只能達到 70um 的絕緣層厚度，目前的量產產品已提昇到可填滿 100um 的電鍍能力。

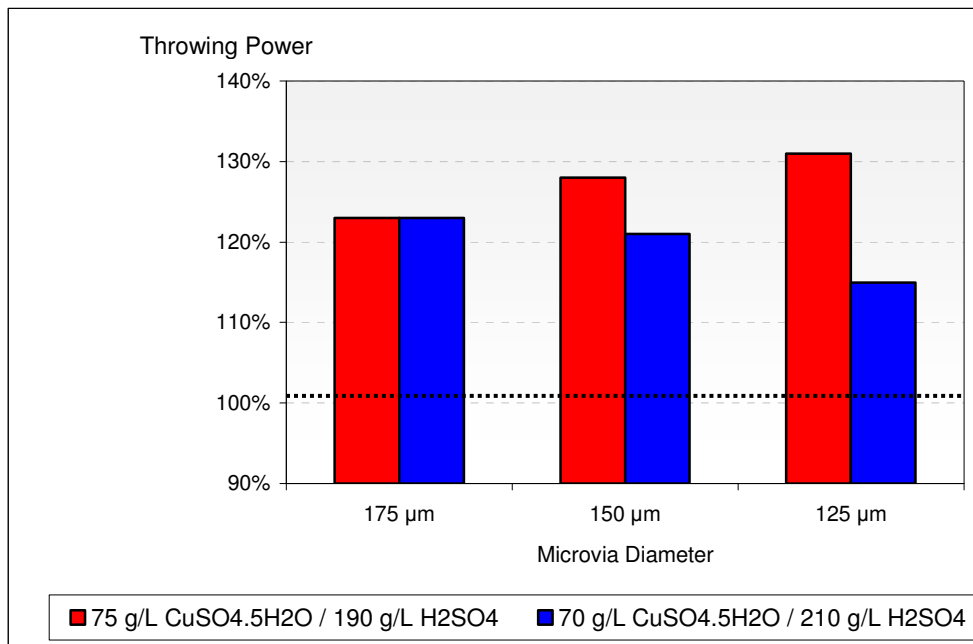


125µm 80µm

150µm 80µm

175µm 80µm

Via Diameter / Depth

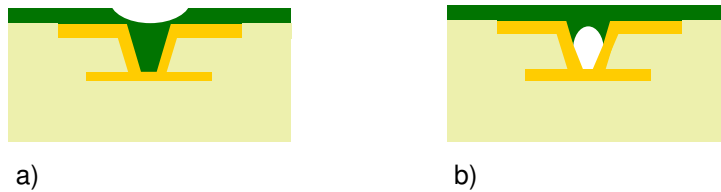


圖二：應用於 HDI 的 Copper Gleam™ MV-100 DC 鍍銅液顯示的強灌孔能力。

外層線路導通盲孔設計

印刷線路板於外層線路製作完成後，均會覆蓋綠漆以避免銅面氧化並在後續組裝的高溫焊接中保護線路板。雷射盲孔於填入綠漆後依其縱橫比高低而呈現品質的差異，一般來說絕緣層 40µm 以上時，經常會遇到綠漆填

孔不良造成的綠漆空泡(圖三之 a)或是因為盲孔綠漆覆蓋不足造成的盲孔邊緣綠漆厚度不足(圖三之 b)而有假性露銅的外觀缺點，此二項缺點均有潛在的信賴度失效風險。



圖三：(a) 綠漆填孔不良造成的綠漆空泡，(b) 盲孔綠漆覆蓋不足造成的盲孔邊緣綠漆厚度不足。

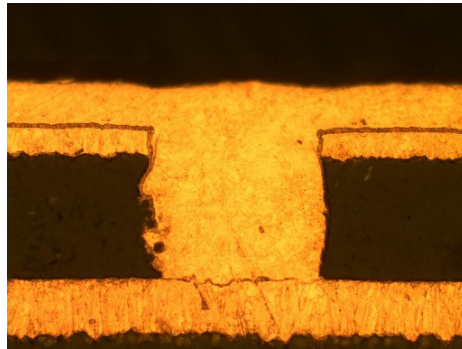
解決綠漆盲孔填孔品質問題有多項制程可供選擇。

1. 傳統印刷方式擋點印刷先行填入 30um 綠漆再覆蓋全面綠漆，需多次印刷以達到綠漆填孔的目的。
2. 垂直滾統式滾輪(Roller Coater)來回多次塗佈以達到綠漆覆蓋及填孔之目的。
3. 綠漆吸真空印刷機(Liquid Solder Mask Vacuum Printer)吸真空後再覆蓋綠漆及填

孔。吸真空印刷機需較長時間吸真空，產能較一般印刷製程低。

4. 乾膜綠漆真空壓合機(Dry Film Solder Masker Vacuum Laminator)先行覆蓋乾膜綠漆後吸真空加溫壓合。

5. 鍍銅填孔方式於電鍍銅製程直接將盲孔電鍍填孔，減少綠漆製程複雜度並改善綠漆空泡及假性露銅。(圖四)



Via Dimensions : Diameter 100 μ m / Depth 100 μ m

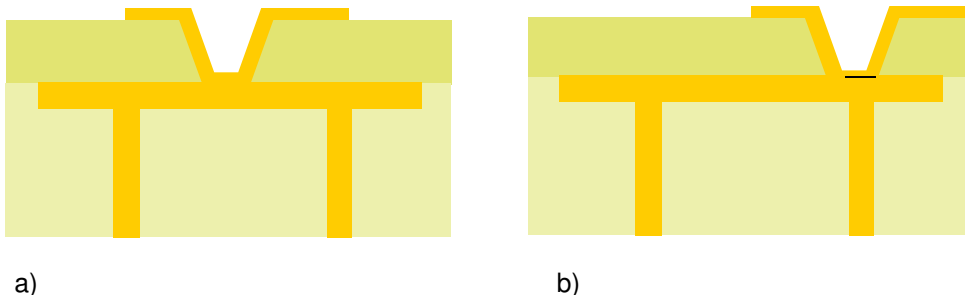
圖四：使用 MicroFill™ EVF Copper Via Fill 化學鍍銅在高密度互連基板上直接填孔。

銅墊上盲孔直接互連和內嵌盲孔

銅墊盲孔和內嵌盲孔在設計上此種佈局自由度較高，在線路逃線配置上可以減少連接點，而增加板面空間進行更多迴路 (I/O) 的設計。內嵌盲孔結構有幾種不同的類型。兩種主要的類型是 Laser Via on PTH, 和 Laser

Via on Laser Via pad (即所謂的“free stack-up”)。不過此種設計信賴度風險增加, 相對製造成本也較高，一般來說除非高密度線路需要，否則設計人員寧可增加層數來減少 Via on Pad 的設計。

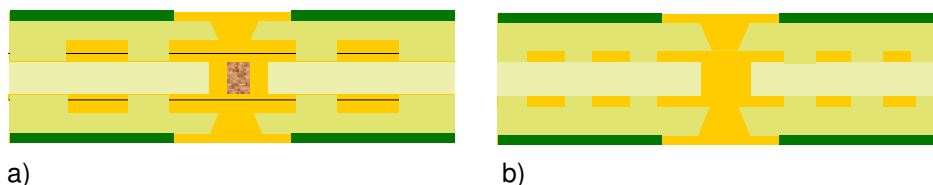
層間對位設計時雷射盲孔需嚴格控制於 Pad 中心，因此微孔的位置能被恰當的對齊。(圖五)



圖五：(a) 恰當對齊的，和(b) 偏離的 Laser Pad (導致介面的失效)。

Laser via on PTH Pad 通常面臨到細線路蝕刻的挑戰，PTH pad 需經過兩次鍍銅制程來提供孔銅及 PTH pad 面銅，兩次鍍銅厚度雖經過減銅制程但最後可能仍然有 25um 以上厚度(圖六之 a)，常不利於細線路蝕刻，只能做到 75um : 75um 線寬與間距的線路。另外在樹脂塞孔及磨刷制程造成的基板漲縮也間

接造成因層間材料漲縮不匹配而影響層間分離的信賴度失效模式。目前開發中的通孔電鍍填孔計畫於通空鍍銅時即填孔形成 Pad(圖六之 b)，提供後續 laser via on pad，可減少制程生產的複雜度及降低成本，提供細線路蝕刻的解決方案及增加銅厚改善電性、熱傳遞性並降低雜訊。



圖六：(a)兩次鍍銅厚度雖經過減銅制程仍然有 25um 以上表面厚度。
(b) 通孔電鍍填孔，使得內層更細的線路成爲可能。

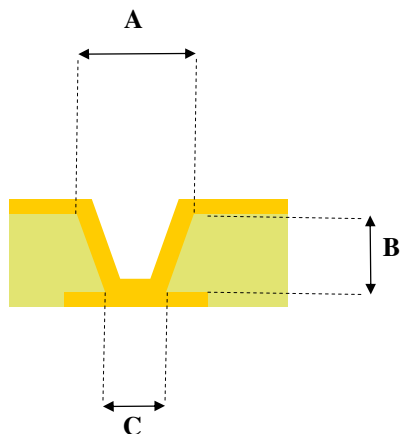
Laser Via on Pad 取代機械鑽孔因而特別適合爲兩層導通提高佈線密度，在設計上可用雷射成孔 70um 來代替機械鑽孔孔徑 100um，且提供 Laser via on Pad 的直接連結設計 (如圖一之 b 中的兩層結構)。當使用 conformal via fill 電鍍時，仍會面臨圖三所提綠漆填孔所造成綠漆空泡及假性露銅的潛在問題，其完整解決方案可以是綠漆填孔制程

或是通孔電鍍填孔，且正反兩面同時提供 Pad 的設計，電子元件設計更有彈性。

Stacked via 結構雖然提高了設計的自由度，信賴度仍然爲最大挑戰。降低信賴度風險有幾項設計及生產控制要嚴格控管，任何缺失均是歸屬於信賴度失效的嚴重問題，嚴重的話可能導致廠商立即停產。

雷射盲孔程序控制

雷射孔徑控制及監控包括厚度,材料,制程能力及穩定性(Cp/Cpk)及孔形等。(圖七)

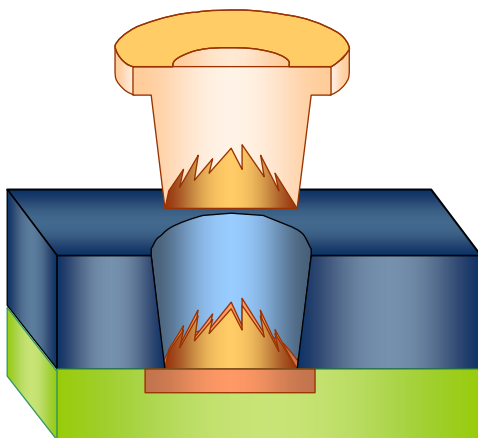


圖七：盲孔設計最佳化的幾個要素

1. 嚴格控制雷射盲孔的底部 A 直徑使介面有足夠的附著力，並且要求盲孔的底部完全乾淨。
2. 控制盲孔頂部 C 的直徑使其比底部的直徑稍小，這樣孔型可以被可靠的電鍍。
3. 絕緣材料 B 的厚度變化要儘量小，使雷射盲孔鑽孔過程中盲孔的規格保持一致，以及可靠的與目標 pad 接觸。
4. 當形成迭層雷射盲孔時保持合適的對位。

制程監控如 AOI 檢驗，拉力測試(圖八)，萬孔板測試，惡化性信賴度測試，短斷路電性

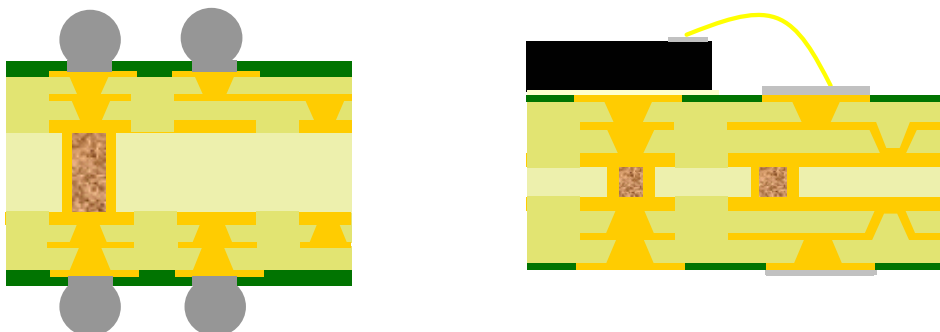
測試及阻抗控制等是保證持續的達到標準所必須的。



圖八：盲孔附著力拉力測試——所希望的失效發生於電解銅內。

銅墊內嵌盲孔應用

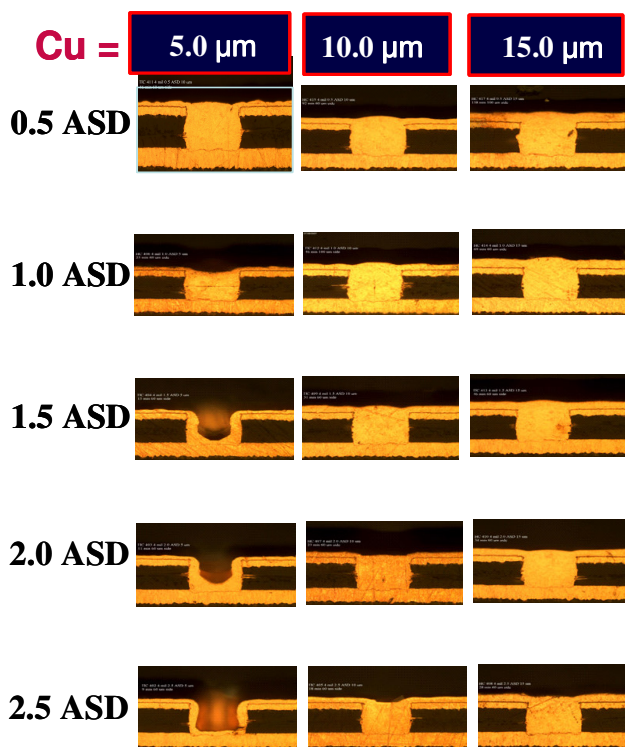
銅墊內嵌盲孔設計應用於打線(wire bonding)，BGA ball 連結 Ball pad，表面被動元件組裝 SMT 及散熱片需求。根據特定的應用，有幾種不同的表面金屬化處理方式。一般打線需要鍍金表面處理，FCBGA 應用到化學錫或是鍍鈀金表面處理，被動元件組裝表面更爲多元如有機保焊劑及鍍金表面，散熱片一般設計爲鍍金表面。(圖九爲 PCB 板 Via in pad 設計)



圖九：爲 BGA 載體及打線應用而設計的銅墊內嵌盲孔

元件連結失效的原因，除了不恰當的表面金屬化處理，還包括微盲孔填孔時控制不良造成焊接空洞及裂痕，或直接影響到打線失效或元件連接不良。銅墊內嵌盲孔設計其所提供的表面要保持盡可能平整，以規格小於

10um Dimple 為目前規範，未來則要求到 Dimple 5um 以內以確保元件連結完整（圖十）。這些要求可以通過使用 MicroFill™ EVF Enhanced Copper Via Fill 產品來達到。



Via Dimensions : Diameter 100μm / Depth 60μm

圖十：盲孔電鍍填孔與電流密度和表面銅的厚度關係。

Figure 10: Blind via filling as a function of current density and surface copper thickness: MicroFill™ EVF Copper Via Fill

結論

電鍍填孔制程能力的提升 提高了元件線路設計的自由度，並通過縮短制程生產時間和降低成本，有效提高了生產良率。在未來電子

元件輕薄短小及提高性能的需求上，持續提供細線化及薄板能力的未來解決方案。

參考文獻

1. M. Lefebvre, "Pattern Plate Copper Via Fill Processes for Packaging and HDI with Through-Hole Plating", CircuiTree Webinar, Original Event Date: December 9, 2008 <https://event.on24.com/eventRegistration/EventLobbyServlet?target=registration.jsp&eventid=122299&sessionid=1&key=1172D86A84F5899A1FF58423F909DB32&partnerref=wbsite&sourcepage=register>
2. M. Lefebvre, E. Najjar, L. Gomez, L. Barstad, "Next Generation Electroplating Process for HDI Microvia Filling and Through Hole Plating", IMPACT/EMAP 2008.

朱志亮(Julian Chu) 是羅門哈斯電子材料有限公司 (臺灣)Interconnect and Finishing Technologies 亞洲區行銷總監，他的聯繫方式是 julianchu@rohmmaas.com

羅門哈斯電子材料有限責任公司是一家全球性的,全方位的供應印刷電路製造產品的公司，它還包括絕緣材料預處理和金屬化，以及全方位的高密度連接和包裝載體的盲孔填孔工藝。